

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-189203

(43)Date of publication of application : 08.07.1994

(51)Int.Cl. H04N 5/335

(21)Application number : 04-355090

(71)Applicant : HITACHI DENSHI LTD

(22)Date of filing : 17.12.1992

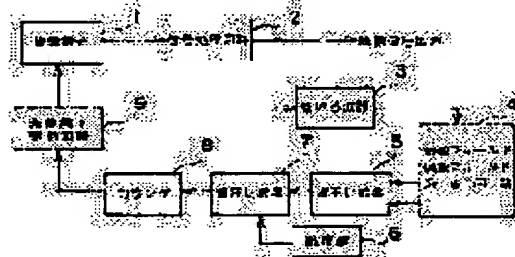
(72)Inventor : TSUKUI AKIZO

## (54) TELEVISION CAMERA

### (57)Abstract:

**PURPOSE:** To suppress a flicker phenomenon by controlling the electric charge storage time of an image pickup element by the comparison result of error voltage and a prescribed limit value to automatically minimize the level difference every field.

**CONSTITUTION:** The difference voltage of the average value between fields is generated by separating a video signal average value signal into an odd-numbered field and an even-numbered field by an odd-numbered field and even-numbered separation circuit 4 and by comparing them in a voltage comparator 5. This difference voltage is comparing with the preliminarily set limit value in a limit value setting circuit 6 in a voltage comparator 7, and when the difference voltage is larger, the count of a counter 8 is expedited. An image pickup element drive circuit 9 perform a drive which makes the whole of one field a storage period at the initial time of an operation. When the level difference between fields occurs and a flicker phenomenon generates by the output of the video signal at this time, the count of the counter 8 is started, the period when an electric charge discharging pulse from the image pickup element drive circuit 9 is generated is gradually widened, and the storage time of an image pickup element 1 is gradually shortened.

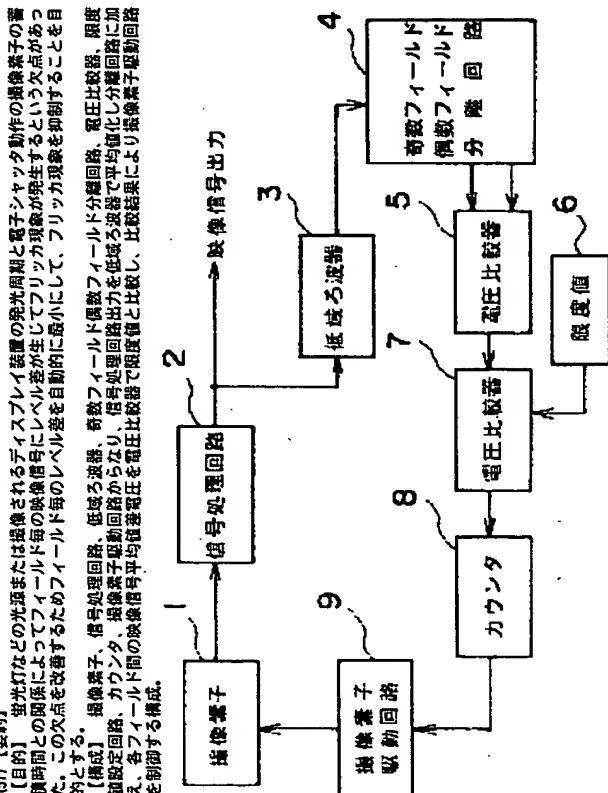


## LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

(19) 【発行国】日本国特許庁 (J.P.)  
 (110) 【公報別号】公報特許公報 (A)  
 (111) 【公開番号】特開平6-189203  
 (143) 【公開日】平成6年(1994)7月8日  
 (154) 【発明の名称】テレビジョンカメラ  
 (151) 【国際特許分類第5版】  
     H04N 5/335  
     Q  
 【審査請求】未請求  
 【優先項の数】1  
 【全頁数】5  
 (121) 【出願番号】特願平4-355090  
 (122) 【出願日】平成4年(1992)12月17日  
 (171) 【出願人】  
 【識別番号】00005429  
 【氏名又は名称】日立電子株式会社  
 【住所又は居所】東京都千代田区神田須田町1丁目23番2号  
 (772) 【発明者】  
 【氏名】沖入井 明三  
 【住所又は居所】東京都小平市御幸町32番地 日立電子株式会社小倉井工場内  
 (773) 【発明者】



**【特許請求の範囲】**

**【請求項1】** 奇数および偶数各フィールド間の映像信号平均値電圧を検出し、該選電圧と所定の限度値との差は検出界により撮像露光子の電荷蓄積時間を制御することを特徴とするテレビジョンカメラ。

【産業上の利用分野】本発明は、電子シャッタ制御回路を備えたテレビジョンカメラの改良に関するものである。

【0002】〔従来の技術〕固体撮像カメラは、電荷蓄積時間を制御することにより、電子シャッター動作をさせることができる。電荷蓄積時間を制御する電子シャッターの従来の技術を図2、図3、図4に示す。図2は撮像素子駆動回路1を駆動するための3ビットカウンタ10を設け、3ビットカウンタ10の出力信号11、12、13を適宜設定することで電荷掃き出しパルスが発生する時間または掃き出しパルスを停止するA/D変換器14でデジタルデータとし、このデータを撮像素子駆動回路1に加えて、撮像素子の蓄積時間を制御する例であり、図2の例に比べて暗い時間制御が可能である。図4は映像信号を低域通過フィルタに加工し、低域通過フィルタの映像信号平均値を越えるタイmingを輸出して1フィールド内のこのタイmingを輸出して1フィールドに自動制御する例である。

【0003】

【実験が解決しようとする課題】前述の従来技術に備えたテレビジョンカメラには、被写体を照明する蛍光灯などとの光流の発光周期、あるいは撮像されるディスプレイ装置のプラウン管面の発光周期と電子シャッター動作の開始と終了のタイミングのずれによる被写体と背景との露光量の差が生じてフリッカー現象の発生を抑制する必要がある。本発明はこのような欠点を改善し、フリッカー現象の発生を抑制することを目指す。

[illegible]

【0005】その結果、蛍光灯などの光源の発光周期と電子シャッター動作の作用による蓄積時間との関係によってフィールド毎の蓄積時間内の蓄積量（信号）にレベル差が生じることがある。発生するフリッカ現象をなくす電子シャッター制御とすることができ、

【0006】以下この発明の実施例を図5により説明する。1は送信機で、駆動回路9の信号の1つによって動作する素子である。2は信号処理回路で、映像信号平均値信号を出力する素子である。3は逆変復調器で、映像信号平均値信号を出力する素子である。4はA/D変換回路で、低域帯域3の出力をA/D変換し、奇数フィールドと偶数フィールドにデータを与える。5はフィルタ回路で、A/D変換された信号のA/D変換後の出力を受け付け、それを平滑化する。6は乗算器で、乗算器7の出力と乗算器8の出力との積を計算して、乗算器9の出力を出力する。7は乗算器で、乗算器8の出力と乗算器9の出力との積を計算して、乗算器10の出力を出力する。8はカウンタで、前記乗算器9の出力に基づいてカウンタのカウント数を増やし、カウンタのカウント数が所定の値に達したときに、乗算器10の出力を出力する。9は乗算器で、乗算器10の出力と乗算器11の出力との積を計算して、乗算器12の出力を出力する。10は乗算器で、乗算器12の出力と乗算器13の出力との積を計算して、乗算器14の出力を出力する。11は乗算器で、乗算器14の出力と乗算器15の出力との積を計算して、乗算器16の出力を出力する。12は乗算器で、乗算器16の出力と乗算器17の出力との積を計算して、乗算器18の出力を出力する。13は乗算器で、乗算器18の出力と乗算器19の出力との積を計算して、乗算器20の出力を出力する。14は乗算器で、乗算器20の出力と乗算器21の出力との積を計算して、乗算器22の出力を出力する。15は乗算器で、乗算器22の出力と乗算器23の出力との積を計算して、乗算器24の出力を出力する。16は乗算器で、乗算器24の出力と乗算器25の出力との積を計算して、乗算器26の出力を出力する。17は乗算器で、乗算器26の出力と乗算器27の出力との積を計算して、乗算器28の出力を出力する。18は乗算器で、乗算器28の出力と乗算器29の出力との積を計算して、乗算器30の出力を出力する。19は乗算器で、乗算器30の出力と乗算器31の出力との積を計算して、乗算器32の出力を出力する。20は乗算器で、乗算器32の出力と乗算器33の出力との積を計算して、乗算器34の出力を出力する。21は乗算器で、乗算器34の出力と乗算器35の出力との積を計算して、乗算器36の出力を出力する。22は乗算器で、乗算器36の出力と乗算器37の出力との積を計算して、乗算器38の出力を出力する。23は乗算器で、乗算器38の出力と乗算器39の出力との積を計算して、乗算器40の出力を出力する。24は乗算器で、乗算器40の出力と乗算器41の出力との積を計算して、乗算器42の出力を出力する。25は乗算器で、乗算器42の出力と乗算器43の出力との積を計算して、乗算器44の出力を出力する。26は乗算器で、乗算器44の出力と乗算器45の出力との積を計算して、乗算器46の出力を出力する。27は乗算器で、乗算器46の出力と乗算器47の出力との積を計算して、乗算器48の出力を出力する。28は乗算器で、乗算器48の出力と乗算器49の出力との積を計算して、乗算器50の出力を出力する。29は乗算器で、乗算器50の出力と乗算器51の出力との積を計算して、乗算器52の出力を出力する。30は乗算器で、乗算器52の出力と乗算器53の出力との積を計算して、乗算器54の出力を出力する。31は乗算器で、乗算器54の出力と乗算器55の出力との積を計算して、乗算器56の出力を出力する。32は乗算器で、乗算器56の出力と乗算器57の出力との積を計算して、乗算器58の出力を出力する。33は乗算器で、乗算器58の出力と乗算器59の出力との積を計算して、乗算器60の出力を出力する。34は乗算器で、乗算器60の出力と乗算器61の出力との積を計算して、乗算器62の出力を出力する。35は乗算器で、乗算器62の出力と乗算器63の出力との積を計算して、乗算器64の出力を出力する。36は乗算器で、乗算器64の出力と乗算器65の出力との積を計算して、乗算器66の出力を出力する。37は乗算器で、乗算器66の出力と乗算器67の出力との積を計算して、乗算器68の出力を出力する。38は乗算器で、乗算器68の出力と乗算器69の出力との積を計算して、乗算器70の出力を出力する。39は乗算器で、乗算器70の出力と乗算器71の出力との積を計算して、乗算器72の出力を出力する。40は乗算器で、乗算器72の出力と乗算器73の出力との積を計算して、乗算器74の出力を出力する。41は乗算器で、乗算器74の出力と乗算器75の出力との積を計算して、乗算器76の出力を出力する。42は乗算器で、乗算器76の出力と乗算器77の出力との積を計算して、乗算器78の出力を出力する。43は乗算器で、乗算器78の出力と乗算器79の出力との積を計算して、乗算器80の出力を出力する。44は乗算器で、乗算器80の出力と乗算器81の出力との積を計算して、乗算器82の出力を出力する。45は乗算器で、乗算器82の出力と乗算器83の出力との積を計算して、乗算器84の出力を出力する。46は乗算器で、乗算器84の出力と乗算器85の出力との積を計算して、乗算器86の出力を出力する。47は乗算器で、乗算器86の出力と乗算器87の出力との積を計算して、乗算器88の出力を出力する。48は乗算器で、乗算器88の出力と乗算器89の出力との積を計算して、乗算器90の出力を出力する。49は乗算器で、乗算器90の出力と乗算器91の出力との積を計算して、乗算器92の出力を出力する。50は乗算器で、乗算器92の出力と乗算器93の出力との積を計算して、乗算器94の出力を出力する。51は乗算器で、乗算器94の出力と乗算器95の出力との積を計算して、乗算器96の出力を出力する。52は乗算器で、乗算器96の出力と乗算器97の出力との積を計算して、乗算器98の出力を出力する。53は乗算器で、乗算器98の出力と乗算器99の出力との積を計算して、乗算器100の出力を出力する。

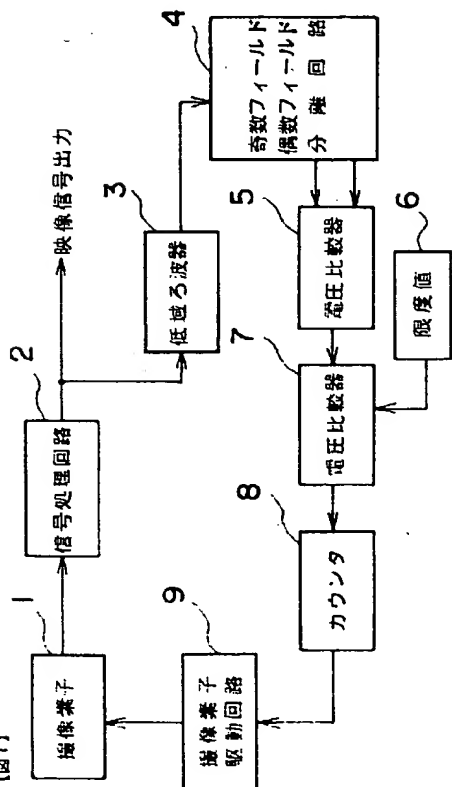
[illegible]

【0009】本発明によれば、被写体を照明する光源の発光周期あるいは繰返されるディレイレートのフリップラウンディング面の発光周期と電子シャッタ動作の繰返周期との関係によって、フィールド毎に被写体と撮像装置との相対位置にレフレックスが生じてフリッカ現象が発生するのを自動的に抑制したディレクションによる撮像を実現する。

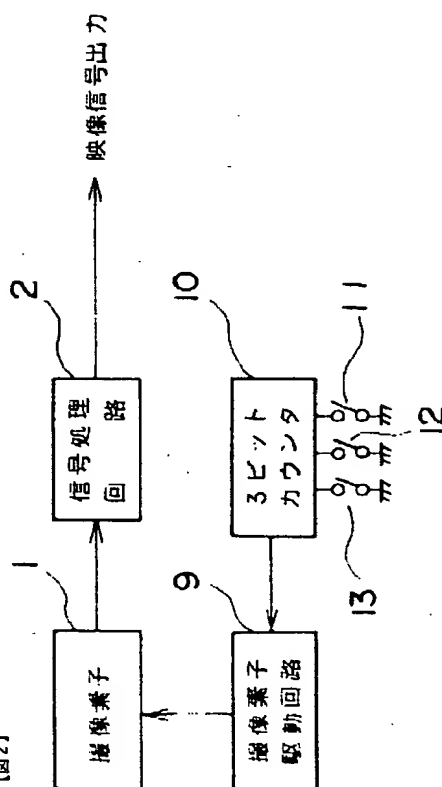
【図面】  
 【図1】本発明の全体構成を示すブロック図。  
 【図2】従来の技術を示すブロック図。  
 【図3】他の従来の技術を示すブロック図。  
 【図4】他の従来の技術を示すブロック図。  
 【図5】本発明の一実施例を示すブロック図。  
 【図6】本発明の他の実施例を示すブロック図。

- 【注】の説明)
- 1 振動素子
- 2 信号処理回路
- 3 駆動・受動器
- 4 振動フィード・偶数フィード分離回路
- 5 駆圧比較器
- 6 閉路調整回路
- 7 駆圧比較器
- 8 カウンタ
- 9 振動素子駆動回路
- 10 A/D変換器
- 11 振動フィード平均値
- 12 振動フィード平均値
- 13 演算回路
- 14 レベル検出器
- 15 フィード識別信号
- 16 A/D変換器・平均化処理回路

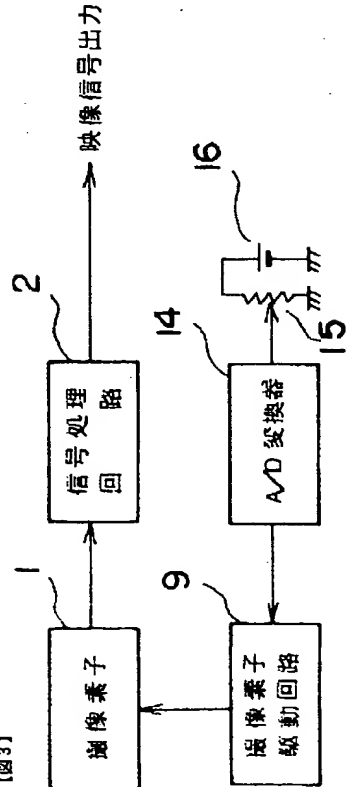
26 フレームメモリ  
【図1】



【図2】



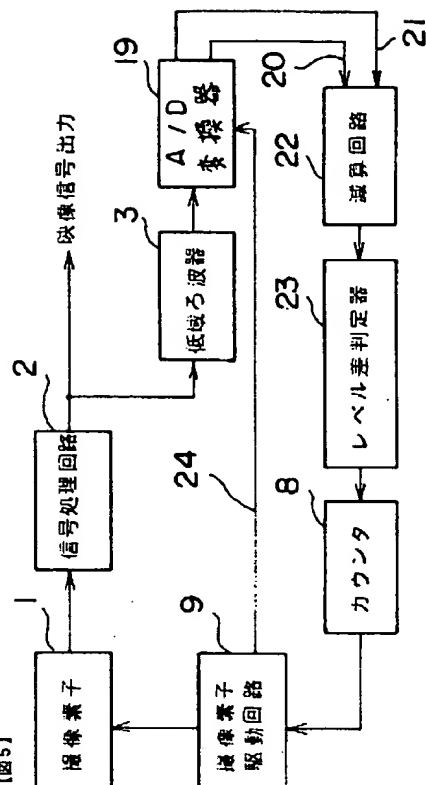
【図3】



【図4】



【図5】



【図6】

